



(12) 发明专利申请

(10) 申请公布号 CN 114137660 A

(43) 申请公布日 2022.03.04

(21) 申请号 202111437447.1

(22) 申请日 2021.11.29

(71) 申请人 中国科学院上海微系统与信息技术研究所

地址 200050 上海市长宁区长宁路865号

(72) 发明人 张加祥 朱一帆 欧欣 金婷婷 王旭东

(74) 专利代理机构 广州三环专利商标代理有限公司 44202

代理人 方秀琴 贾允

(51) Int. Cl.

G02B 6/136 (2006.01)

H04B 10/70 (2013.01)

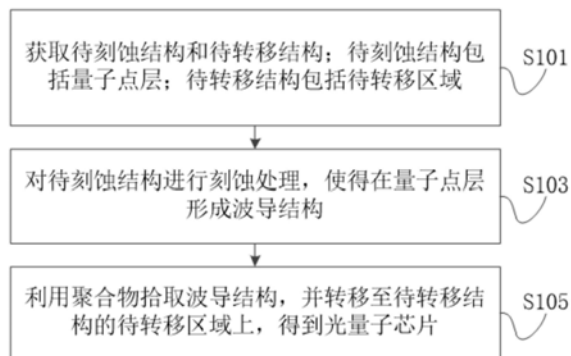
权利要求书2页 说明书6页 附图2页

(54) 发明名称

一种混合集成光量子芯片的制备方法及其结构

(57) 摘要

本申请实施例所公开的一种混合集成光量子芯片的制备方法及其结构,其中制备方法包括获取待刻蚀结构和待转移结构,待刻蚀结构包括量子点层,待转移结构包括待转移区域,进而对待刻蚀结构进行刻蚀处理,使得在量子点层形成波导结构,之后利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片。基于本申请实施例利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片,可以提高耦合效率,减小芯片的体积。



1. 一种混合集成光量子芯片的制备方法,其特征在于,包括:  
获取待刻蚀结构和待转移结构;所述待刻蚀结构包括量子点层;所述待转移结构包括待转移区域;  
对所述待刻蚀结构进行刻蚀处理,使得在所述量子点层形成波导结构;  
利用聚合物拾取所述波导结构,并转移至所述待转移结构的所述待转移区域上,得到光量子芯片。
2. 根据权利要求1所述的方法,其特征在于,所述待转移区域包括碳化硅光子回路。
3. 根据权利要求1所述的方法,其特征在于,所述利用聚合物拾取所述波导结构,并转移至所述待转移结构的所述待转移区域上,得到光量子芯片,包括:  
利用聚二甲基硅氧烷或聚乙烯醇拾取所述波导结构,在显微镜下将所述波导结构与所述待转移结构的所述待转移区域对齐,并基于范德华力使得所述波导结构与所述待转移区域键合,得到光量子芯片。
4. 根据权利要求1所述的方法,其特征在于,  
所述量子点层包括第一砷化镓层、设置在所述第一砷化镓层上的铟镓砷层以及设置在所述铟镓砷层上的第二砷化镓层;或者;  
所述量子点层包括第一磷化铟层、设置在所述第一磷化铟层上的砷化铟层以及设置在所述砷化铟层上的第二磷化铟层;或者;  
所述量子点层包括第一铝镓砷层、设置在所述第一铝镓砷层上的砷化镓层以及设置在所述砷化镓层上的第二铝镓砷层。
5. 根据权利要求1所述的方法,其特征在于,所述待转移结构包括:  
衬底,所述衬底的材料为硅。
6. 根据权利要求5所述的方法,其特征在于,所述待转移结构包括:  
下包层,所述下包层设置在所述衬底上,所述待转移区域设置在所述下包层上;  
所述下包层的材料为氧化硅。
7. 根据权利要求2所述的方法,其特征在于,还包括:  
制备待转移区域,包括:  
利用电子束曝光、电感耦合等离子刻蚀或反应离子刻蚀对所述待刻蚀结构进行曝光和刻蚀处理,得到包括所述碳化硅光子回路的待转移区域。
8. 根据权利要求1所述的方法,其特征在于,所述对所述待刻蚀结构进行刻蚀处理,使得在所述量子点层形成波导结构,包括:  
利用电子束曝光、电感耦合等离子刻蚀或反应离子刻蚀对所述待刻蚀结构进行曝光和刻蚀处理,使得在所述量子点层形成所述波导结构。
9. 根据权利要求1所述的方法,其特征在于,所述待刻蚀结构包括:  
基底;  
牺牲层,所述牺牲层设置在所述基底上,所述量子点层设置在所述牺牲层上。
10. 根据权利要求9所述的方法,其特征在于,所述对所述待刻蚀结构进行刻蚀处理之后,还包括:  
对所述待刻蚀结构进行腐蚀处理,去除所述牺牲层,得到所述波导结构。
11. 一种混合集成光量子芯片的结构,其特征在于,包括:

衬底，

下包层，所述下包层设置在所述衬底上；

待转移区域，所述待转移区域设置在所述下包层上；所述待转移区域包括碳化硅光子回路；

量子点薄膜，所述量子点薄膜设置在所述待转移区域上；所述量子点薄膜包括第一砷化镓层、设置在所述第一砷化镓层上的铟镓砷层以及设置在所述铟镓砷层上的第二砷化镓层；或者；

所述量子点薄膜包括第一磷化铟层、设置在所述第一磷化铟层上的砷化铟层以及设置在所述砷化铟层上的第二磷化铟层；或者；

所述量子点层包括第一铝镓砷层、设置在所述第一铝镓砷层上的砷化镓层以及设置在所述砷化镓层上的第二铝镓砷层。

## 一种混合集成光量子芯片的制备方法及其结构

### 技术领域

[0001] 本发明涉及量子应用技术领域,尤其涉及一种混合集成光量子芯片的制备方法及其结构。

### 背景技术

[0002] 碳化硅SiC是一种成熟的半导体材料,具有宽禁带、高折射率和宽透明窗口等优点。例如4H型SiC的禁带宽度为3.26eV,对于波长为890nm的光SiC对应的折射率为2.64,SiC透明窗口的宽度在0.37-5.6 $\mu$ m内,可以避免多光子吸收。同时,SiC是一种与互补金属氧化物半导体(CMOS,Complementary Metal Oxide Semiconductor)兼容的半导体材料,有望通过低成本的CMOS光子学技术,实现电子器件的单片集成,具有比铌酸锂光子学更强的竞争力。与氮化硅不同的是,SiC能够表现出较高的高阶非线性效应,因此SiC可以用于低损耗、超快和宽带宽的数据传输。

[0003] 量子点(Quantum Dots,QDs)通常是指半径小于或接近激子波尔半径的半导体纳米晶粒,具有独特的荧光纳米效应。该量子点的激发谱宽且连续分布,发射谱狭窄且对称,并且,可以通过改变粒径和组成调控发光波长,荧光强度高、漂白速率慢、灵敏度高,在发光材料、光催化、光敏传感器、荧光探针标记等方面具有广阔的应用前景。其中,III-V族的量子点具有优秀的近红外光谱区荧光发射性质以及高发光亮度性质,在单光子、纠缠光子对的固态发射器件研究中具有重要价值。

[0004] 在光量子芯片的制备过程中,关键在于将无源的碳化硅芯片和有源的量子点光子发射器单片耦合,目前主要的耦合方式是自由空间耦合,然而这一方法无法满足芯片小型化安装以及最大化耦合效率的要求。

### 发明内容

[0005] 本申请实施例提供了一种混合集成光量子芯片的制备方法及其结构,可以提高耦合效率,减小芯片的体积。

[0006] 本申请实施例提供了一种混合集成光量子芯片的制备方法,包括:

[0007] 获取待刻蚀结构和待转移结构;待刻蚀结构包括量子点层;待转移结构包括待转移区域;

[0008] 对待刻蚀结构进行刻蚀处理,使得在量子点层形成波导结构;

[0009] 利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片。

[0010] 进一步地,待转移区域包括碳化硅光子回路。

[0011] 进一步地,利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片,包括:

[0012] 利用聚二甲基硅氧烷或聚乙烯醇拾取波导结构,在显微镜下将波导结构与待转移结构的待转移区域对齐,并基于范德华力使得波导结构与待转移区域键合,得到光量子芯

片。

[0013] 进一步地,量子点层包括第一砷化镓层、设置在第一砷化镓层上的铟镓砷层以及设置在铟镓砷层上的第二砷化镓层;或者;

[0014] 量子点层包括第一磷化铟层、设置在第一磷化铟层上的砷化铟层以及设置在砷化铟层上的第二磷化铟层;或者;

[0015] 量子点层包括第一铝镓砷层、设置在第一铝镓砷层上的砷化镓层以及设置在砷化镓层上的第二铝镓砷层。

[0016] 进一步地,待转移结构包括:

[0017] 衬底,衬底的材料为硅。

[0018] 进一步地,待转移结构包括:

[0019] 下包层,下包层设置在衬底上,待转移区域设置在下包层上;

[0020] 下包层的材料为氧化硅。

[0021] 上述方法还包括:

[0022] 制备待转移区域,包括:

[0023] 利用电子束曝光、电感耦合等离子刻蚀或反应离子刻蚀对待转移区域待刻蚀结构进行曝光和刻蚀处理,得到包括待转移区域碳化硅光子回路的待转移区域。

[0024] 进一步地,对待刻蚀结构进行刻蚀处理,使得在量子点层形成波导结构,包括:

[0025] 利用电子束曝光、电感耦合等离子刻蚀或反应离子刻蚀对待刻蚀结构进行曝光和刻蚀处理,使得在量子点层形成波导结构。

[0026] 进一步地,待刻蚀结构包括:

[0027] 基底;

[0028] 牺牲层,牺牲层设置在基底上,量子点层设置在牺牲层上。

[0029] 进一步地,对待刻蚀结构进行刻蚀处理之后,还包括:

[0030] 对待刻蚀结构进行腐蚀处理,去除牺牲层,得到波导结构。

[0031] 相应地,本申请实施例提供了一种混合集成光量子芯片的结构,包括:

[0032] 衬底,

[0033] 下包层,下包层设置在衬底上;

[0034] 待转移区域,待转移区域设置在下包层上;待转移区域为碳化硅光子回路;

[0035] 量子点薄膜,量子点薄膜设置在待转移区域上;量子点薄膜包括第一砷化镓层、设置在第一砷化镓层上的铟镓砷层以及设置在铟镓砷层上的第二砷化镓层;或者;

[0036] 量子点薄膜包括第一磷化铟层、设置在第一磷化铟层上的砷化铟层以及设置在砷化铟层上的第二磷化铟层;或者;

[0037] 量子点层包括第一铝镓砷层、设置在第一铝镓砷层上的砷化镓层以及设置在砷化镓层上的第二铝镓砷层。

[0038] 本申请实施例具有如下有益效果:

[0039] 本申请实施例所公开的一种混合集成光量子芯片的制备方法将其结构,其中制备方法包括获取待刻蚀结构和待转移结构,待刻蚀结构包括量子点层,待转移结构包括待转移区域,进而对待刻蚀结构进行刻蚀处理,使得在量子点层形成波导结构,之后利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片。基于本申请实施例

利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片,可以提高耦合效率,减小芯片的体积。

### 附图说明

[0040] 为了更清楚地说明本申请实施例或现有技术中的技术方案和优点,下面将对实施例或现有技术描述中所需要使用的附图作简单的介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它附图。

[0041] 图1是本申请实施例提供的一种混合集成光量子芯片的制备方法的流程示意图;

[0042] 图2是本申请实施例提供的一种混合集成光量子芯片的制备方法的示意图;

[0043] 图3是本申请实施例提供的一种混合集成光量子芯片的结构示意图;

[0044] 图4是本申请实施例提供的一种对光量子芯片用脉冲光激发量子点的二阶相关性测试图。

### 具体实施方式

[0045] 为使本申请的目的、技术方案和优点更加清楚,下面将结合附图对本申请实施例作进一步地详细描述。显然,所描述的实施例仅仅是本申请一个实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有作出创造性劳动的前提下所获得的所有其他实施例,都属于本申请保护的范畴。

[0046] 此处所称的“实施例”是指可包含于本申请至少一个实现方式中的特定特征、结构或特性。在本申请实施例的描述中,需要理解的是,术语“上”、“下”、“顶”、“底”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置/系统或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含的包括一个或者更多个该特征。而且,术语“第一”、“第二”等是用于区别类似的对象,而不必用于描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换,以便这里描述的本申请实施例能够以除了在这里图示或描述以外的顺序实施。此外,术语“包括”、“具有”和“为”以及他们的任何变形,意图在于覆盖不排他的包含。

[0047] 下面介绍本申请一种混合集成光量子芯片的制备方法的具体实施例,图1是本申请实施例提供的一种混合集成光量子芯片的制备方法的流程示意图,图2是本申请实施例提供的一种混合集成光量子芯片的制备方法的示意图,本说明书提供了如实施例或流程图所示的方法操作步骤,但基于常规或者无创造性的劳动可以包括更多或者更少的操作步骤。实施例中列举的步骤顺序仅仅为众多执行顺序中的一种方式,不代表唯一的执行顺序,在实际执行时,可以按照实施例或者附图所示的方法顺序执行或者并行执行(例如并行处理器或者多线程处理的环境)。具体的如图1和2所示,该制备方法可以包括:

[0048] S101:获取待刻蚀结构和待转移结构;待刻蚀结构包括量子点层;待转移结构包括待转移区域。

[0049] 本申请实施例中,待刻蚀结构可以包括基底、牺牲层和量子点层,其中,牺牲层可以设置在基底上,量子点层可以设置在牺牲层上。

[0050] 在一种可选的实施方式中,量子点层可以包括第一砷化镓层GaAs、设置在第一砷化镓层上的铟镓砷层InGaAs以及设置在所述铟镓砷层上的第二砷化镓层GaAs。也即是,InGaAs层可以嵌在GaAs层中。量子点层可以包括第一磷化铟层InP、设置在第一磷化铟层上的砷化铟层InAs以及设置在砷化铟层上的第二磷化铟层InP。也即是,InAs层可以嵌在InP层中。量子点层可以包括第一铝镓砷层AlGaAs、设置在第一铝镓砷层上的砷化镓层GaAs以及设置在砷化镓层上的第二铝镓砷层AlGaAs。也即是,GaAs层可以嵌在AlGaAs层中,可选地,GaAs层的厚度可以小于10nm,量子点层的厚度可以在区间[50nm,500nm]内。量子点层也可以是其他结构,本申请实施例不作具体限定。

[0051] 在一种可选的实施方式中,基底的材料可以是砷化镓GaAs或磷化铟InP,基底的材料也可以是其他材料,本申请实施例不作具体限定。

[0052] 在一种可选的实施方式中,牺牲层的材料可以是铝镓砷AlGaAs,牺牲层的材料也可以为InGaAs。牺牲层的材料也可以是其他材料,本申请实施例不作具体限定。

[0053] 本申请实施例中,待转移结构可以包括衬底、下包层和待转移区域,其中,下包层可以设置在衬底上,待转移区域可以设置在下包层上。

[0054] 在一种可选的方式中,待转移区域可以包括碳化硅SiC光子回路,待转移区域也可以包括铌酸锂LiNbO<sub>3</sub>光子回路,待转移区域也可以包括氮化硅Si<sub>3</sub>N<sub>4</sub>光子回路。待转移区域还可以包括其他材料的光子回路,本申请实施例不作具体限定。

[0055] 在一种可选的方式中,衬底的材料可以是硅,衬底的材料还可以是其他材料,本申请实施例不作具体限定。下包层的材料可以是氧化硅,还将可以是其他具有相对于待转移区域的低折射率的材料,本申请实施例不作具体限定。

[0056] 可选地,待转移结构可以包括硅层、设置在硅层上的二氧化硅层以及设置在二氧化硅层上的碳化硅层,由于碳化硅具有三阶非线性效应,可以提高最终得到的光量子芯片的调制和响应速率。

[0057] S103:对待刻蚀结构进行刻蚀处理,使得在量子点层形成波导结构。

[0058] 本申请实施例中,可以利用电子束曝光和电感耦合等离子刻蚀的方式对待刻蚀结构进行曝光和刻蚀处理,使得在量子点层形成波导结构。

[0059] 在一种可选的实施方式中,可以利用电子束曝光和反应离子刻蚀的方式对待刻蚀结构进行曝光和刻蚀处理,使得在量子点层形成波导结构。当量子点层包括第一砷化镓层GaAs、设置在第一砷化镓层上的铟镓砷层InGaAs以及设置在铟镓砷层上的第二砷化镓层GaAs时,可以制备出含有InGaAs量子点的GaAs波导结构。

[0060] 本申请实施例中,可以基于电子束曝光、电感耦合离子刻蚀或者反应离子刻蚀对待刻蚀结构进行曝光和刻蚀处理,在量子点层形成波导结构之后,可以对待刻蚀结构进行腐蚀处理,去除牺牲层,得到波导结构。可选地,可以利用化学湿法腐蚀的方式对待刻蚀结构进行刻蚀处理,去除牺牲层,完成GaAs波导结构的悬空。

[0061] S105:利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片。

[0062] 本申请实施例中,可以利用聚二甲基硅氧烷或聚乙烯醇拾取波导结构,在显微镜

下将波导结构与待转移结构的待转移区域对齐,并基于范德华力使得波导结构与待转移区域键合,得到光量子芯片。可选地,可以利用具有一定粘性的聚二甲基硅氧烷PDMS或聚乙烯醇PVA等高聚合物从砷化镓基底上取下波导结构,在高倍显微镜下实现波导结构和碳化硅光子回路的对准后,缓慢抬起高聚合物,释放波导结构,通过范德华力完成波导结构和4H-SiCOI的光子学回路的键合,可以实现高性能的量子光源和可靠得劲成光子回路在单个芯片上的混合集成。

[0063] 采用本申请实施例提供的混合集成光量子芯片的制备方法,利用聚合物实现GaAs波导结构到4H-SiCOI的光子学回路的转移键合,可以提高耦合效率,减小芯片的体积。

[0064] 本申请实施例还提供了一种混合集成光量子芯片的结构,图3是本申请实施例提供的一种混合集成光量子芯片的结构示意图,如图3所示,该混合集成光量子芯片可以包括:

[0065] 衬底100,

[0066] 下包层200,下包层200可以设置在衬底100上;

[0067] 待转移区域300,待转移区域300可以设置在下包层200上;待转移区域300的材料可以为碳化硅。

[0068] 量子点层400,量子点层400可以设置在待转移区域300上。

[0069] 在一种可选的实施方式中,量子点层可以包括第一砷化镓层GaAs、设置在第一砷化镓层上的铟镓砷层InGaAs以及设置在铟镓砷层上的第二砷化镓层GaAs。也即是,InGaAs层可以嵌在GaAs层中。量子点层可以包括第一磷化铟层InP、设置在第一磷化铟层上的砷化铟层InAs以及设置在砷化铟层上的第二磷化铟层InP。也即是,InAs层可以嵌在InP层中。量子点层可以包括第一铝镓砷层AlGaAs、设置在第一铝镓砷层上的砷化镓层GaAs以及设置在砷化镓层上的第二铝镓砷层AlGaAs。也即是,GaAs层可以嵌在AlGaAs层中,可选地,GaAs层的厚度可以小于10nm,量子点层的厚度可以在区间[50nm,500nm]内。量子点层也可以是其他结构,本申请实施例不作具体限定。

[0070] 图4是本申请实施例提供的一种对光量子芯片用脉冲光激发量子点的二阶相关性测试图。基于图4可以得到,可以通过控制延时时间按需激发量子点。

[0071] 采用本申请实施例所提供的混合集成光量子芯片,基于碳化硅的克尔效应,可以提高最终得到的光量子芯片的调制和响应速率,使其适用于超快和宽带宽的数据传输。

[0072] 由上述本申请提供的混合集成光量子芯片的制备方法或混合集成光量子芯片的结构实施例可见,本申请中制备方法包括获取待刻蚀结构和待转移结构,待刻蚀结构包括量子点层,待转移结构包括待转移区域,进而对待刻蚀结构进行刻蚀处理,使得在量子点层形成波导结构,之后利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片。基于本申请实施例利用聚合物拾取波导结构,并转移至待转移结构的待转移区域上,得到光量子芯片,可以提高耦合效率,减小芯片的体积。

[0073] 在本发明中,除非另有明确的规定和限定,术语“相连”、“连接”等术语应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或成一体;可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的相连或两个元件的相互作用关系。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。



[0074] 需要说明的是：上述本申请实施例的先后顺序仅仅为了描述，不代表实施例的优劣，且上述本说明书对特定的实施例进行了描述，其他实施例也在所附权利要求书的范围内。在一些情况下，在权利要求书中记载的动作或者步骤可以按照不同的实施例中的顺序来执行并且能够实现预期的结果。另外，在附图中描绘的过程不一定要求示出特定顺序或者而连接顺序才能够实现期望的结果，在某些实施方式中，多任务并行处理也是可以的或者可能是有利的。

[0075] 本说明书中的各个实施例均采用递进的方式描述，各个实施例之间相同相似的部分互相参见即可，每个实施例重点说明的均为与其他实施例的不同之处。尤其，对于结构的实施例而言，由于其基于相似于方法实施例，所以描述的比较简单，相关之处参见方法实施例的部分说明即可。

[0076] 以上所述是本发明的优选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本发明原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也视为本发明的保护范围。

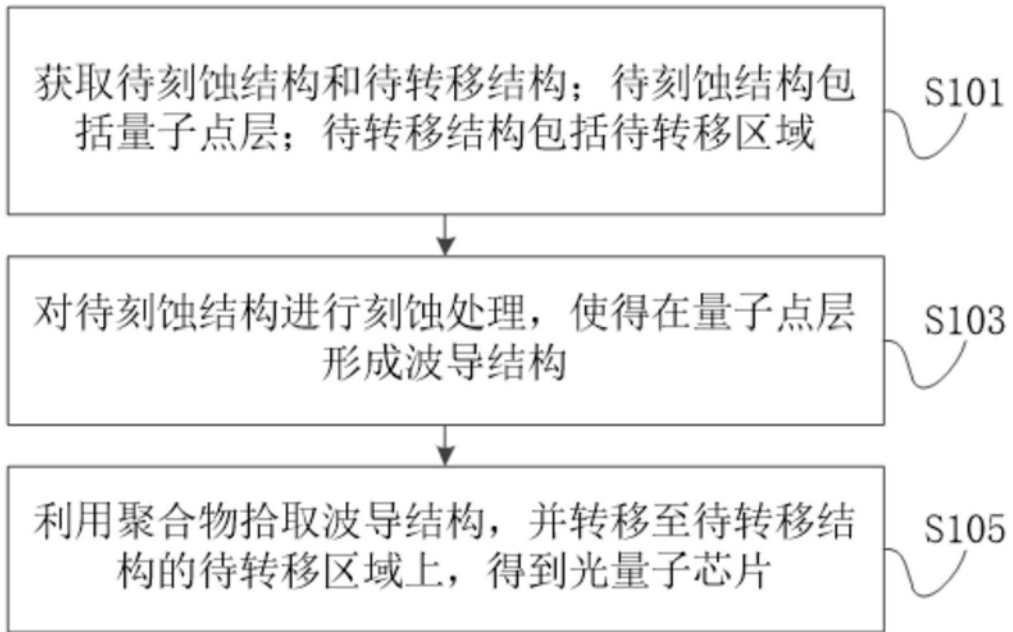


图1

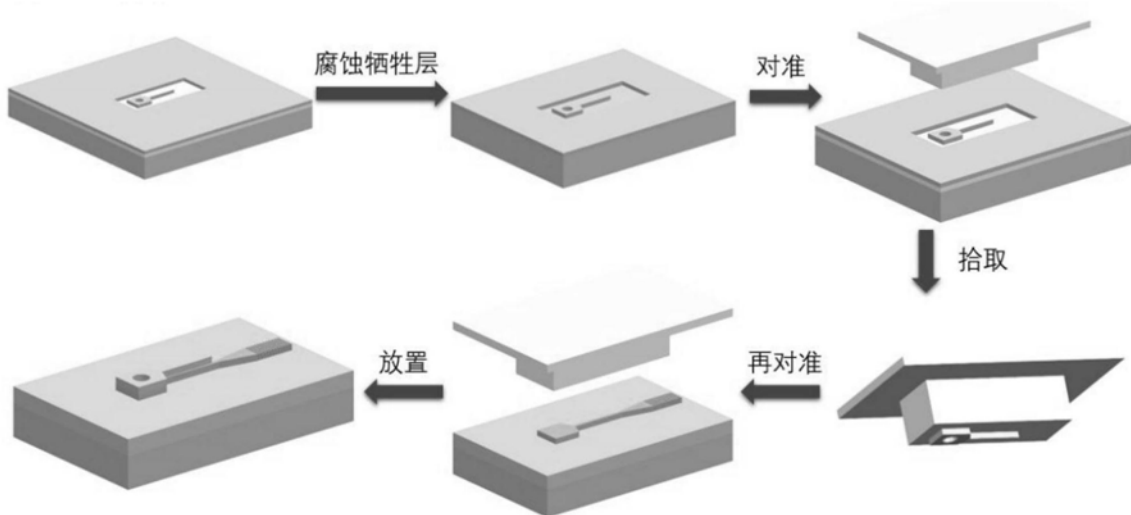


图2

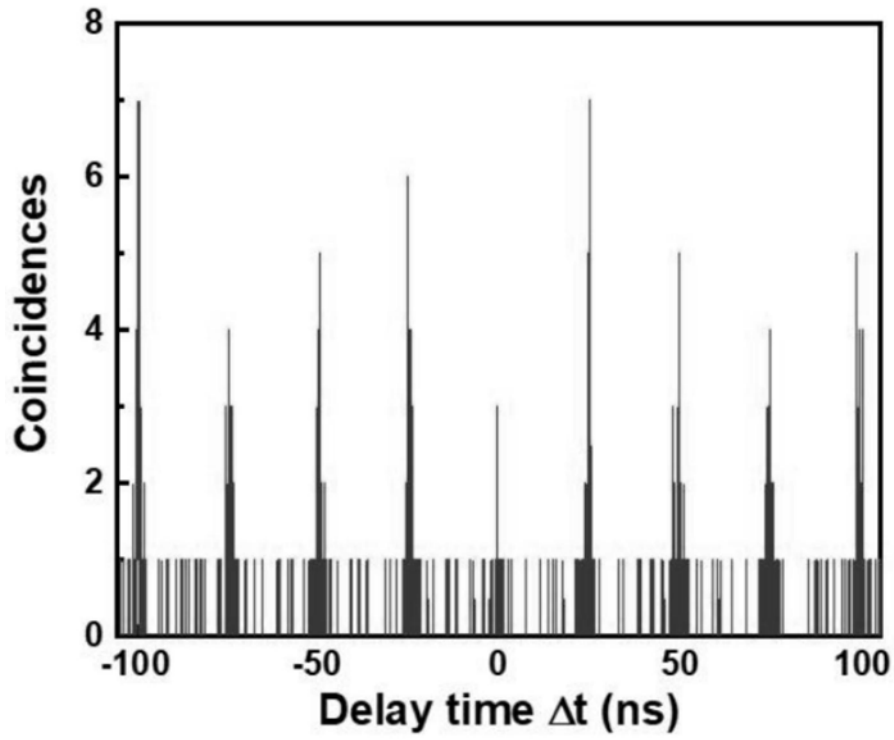


图3

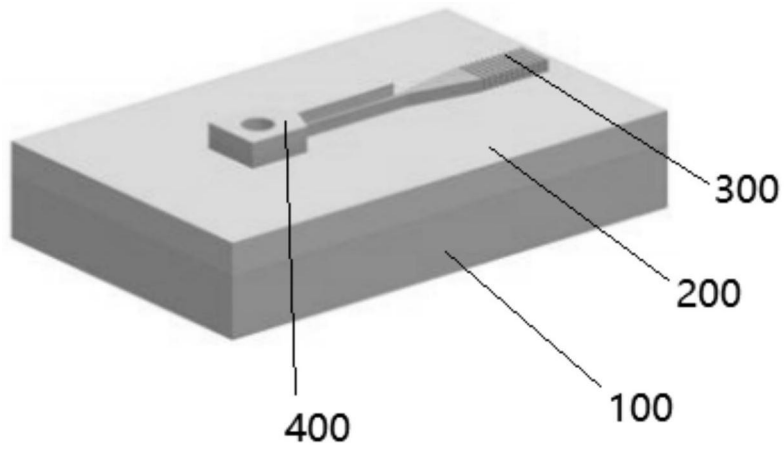


图4